

## FEEDBACK AMPLIFIER

Publication number: JP4100303

Publication date: 1992-04-02

Inventor: ONO TOMOHIKO

Applicant: MITSUBISHI ELECTRIC CORP

Classification:

- international: H03F3/193; H03G3/30; H03F3/189; H03G3/30; (IPC1-7): H03F3/193; H03G3/30

- european:

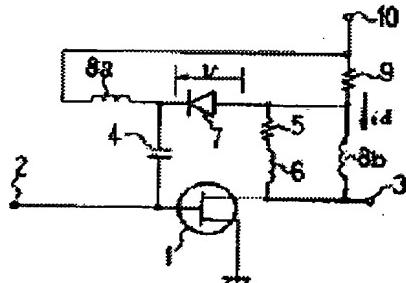
Application number: JP19900217505 19900818

Priority number(s): JP19900217505 19900818

### Abstract of JP4100303

PURPOSE: To control a feedback amplitude electrically by using a varactor diode as a feedback element and acting the varactor like a variable capacitive element.

CONSTITUTION: An output signal appearing at an output terminal 3 is fed back to an input terminal 2 via a passive element in a feedback circuit. A varactor diode 7 acts like a variable capacitive element and its capacitance changes inversely proportional to a reverse bias voltage ( $v$ ). The reverse bias voltage ( $v$ ) is a voltage drop resulting from a drain current  $i_d$  across a drain current detection resistor 9 and the reverse bias voltage ( $v$ ) is controlled depending on the resistance of the resistor 9. Thus, the feedback amplitude is changed electrically and the nonlinearity of the amplitude and phase due to the saturation of the amplifier is improved.



Data supplied from the [esp@cenet](mailto:esp@cenet) database - Worldwide

BEST AVAILABLE COPY

⑨ 日本国特許庁 (JP) ⑩ 特許出願公開  
⑪ 公開特許公報 (A) 平4-100303

⑫ Int. Cl.<sup>5</sup>  
H 03 F 3/193  
H 03 G 3/30

識別記号 庁内整理番号  
Z 8326-5 J  
Z 7239-5 J

⑬ 公開 平成4年(1992)4月2日

審査請求 未請求 請求項の数 4 (全5頁)

⑭ 発明の名称 フィードバックアンプ

⑮ 特願 平2-217505  
⑯ 出願 平2(1990)8月18日

⑰ 発明者 小野 智彦 神奈川県鎌倉市上町屋325番地 三菱電機株式会社鎌倉製作所内

⑱ 出願人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑲ 代理人 弁理士 大岩 増雄 外2名

明細書

1. 発明の名称

フィードバックアンプ

2. 特許請求の範囲

(1) 電界効果トランジスタと、上記トランジスタのゲート及びドレイン端子側に接続された信号入出力端子と、上記トランジスタのドレイン端子側に接続され、電源を供給する電源端子と、上記電源端子ヒトランジスタのドレイン端子間に接続されたドレイン電流検出抵抗及びバイアス用チョークコイルヒ、上記ドレイン端子とゲート端子間に接続されたバラクタダイオードおよびコイルレジスタ、コンテンサなどの電子部品と、上記バラクタダイオードにバイアスを印加すべくバラクタダイオードの2端子間に上記ドレイン電流検出抵抗と共に接続されたバイアス用チョークコイルヒを具備したフィードバックアンプ。

(2) 電界効果トランジスタと、上記トランジスタのゲート及びドレイン端子側に接続された信号入出力端子と、上記トランジスタのドレイン端子

からゲート端子に帰還を行うバラクタダイオードおよびコイル、レジスタ、コンテンサなどの電子部品ヒ、上記トランジスタのゲート端子と信号入力端子間に接続されたゲート電流検出抵抗ヒ、上記ゲート電流検出抵抗の信号入力端子側ヒ上記バラクタダイオードのカソード間を接続し、バイアスを行うためのバイアス用チョークコイルヒを具備したフィードバックアンプ。

(3) 電界効果トランジスタと、上記トランジスタのゲート及びドレイン端子側に接続された信号入出力端子と、上記トランジスタのドレイン端子からゲート端子に帰還を行うバラクタダイオードおよびコイル、レジスタ、コンテンサなどの電子部品ヒ、上記バラクタダイオードのアノードに接続され、外部からバイアスを供給するバイアス用チョークコイルヒ及びコントロール端子ヒを具備したフィードバックアンプ。

(4) 電界効果トランジスタと、上記トランジスタのゲート及びドレイン端子側に接続された信号入出力端子と、上記トランジスタのドレイン端子

## 特開平4-100303 (2)

からゲート端子に帰還を行うバラクタダイオードおよびコイル、レジスタ、コンデンサなどの電子部品と、上記トランジスタのゲート端子側に接続されたコンデンサおよび検波ダイオードと、上記検波ダイオードに並列接続され、上記検波ダイオードをバイアスするバイアス抵抗と、上記バイアス抵抗のホット側とバラクタダイオードのカソード間及びバラクタダイオードのアノードとグランドの間に接続されたチョークコイルとを具備したフィードバックアンプ。

### 3. 発明の詳細な説明

#### [産業上の利用分野]

この発明は、帰還回路を有するフィードバックアンプに関するものである。

#### [従来の技術]

第8図は、従来型帰還回路を有するフィードバックアンプの構成例であり、図中(1)は電界効果トランジスタ(以下「FET」と称する)、(2)は、FET(1)のゲート及びドレイン端子に接続された信号の入出力端子、(4)は、FET

(1)のドレイン端子とゲート端子間に接続された帰還用のコンデンサ、(5)、(6)は上記コンデンサ(4)と同様の帰還用抵抗とコイルである。

従来のフィードバックアンプは上記の様に構成され、出力端子(3)にあらわれる出力信号を、帰還回路内の受動素子を通して入力端子(2)に帰還させていた。

帰還信号の位相、振幅は帰還ループ内のコンデンサ(4)、抵抗(5)、コイル(6)で変化させることが可能であり、周波数に対しての帰還量というものを上記(4)～(6)を用いて設定していた。

#### [発明が解決しようとする課題]

従来のフィードバックアンプは以上のように構成されているので、帰還信号の位相、振幅はコンデンサ(4)、抵抗(5)、コイル(6)で決定され、固定される。

ゆえに帰還量の変化の、特に振幅量を変化する場合は、抵抗(5)の値をその都度変更する必要があり、抵抗を固定型あるいは可変型のいずれで構成しても、抵抗の変化が機械的にならざるを得ず

電気的操作による連続変化や自動制御に不向きであるという問題点があった。

この発明は、上記のような問題点を解決するためになされたものであり、フィードバックアンプのフィードバック振幅量を電気的に自動あるいは強制変化させられるアンプを得ることを目的とする。

#### [課題を解決するための手段]

この発明に係るフィードバックアンプは、固定型抵抗の他にバラクタダイオードを用い、バラクタダイオードを含む帰還回路の振幅制御を自己制御あるいは外部制御することができるようとしたものである。

#### [作用]

この発明におけるフィードバックアンプは、バラクタダイオードが可変容量素子として動作することにより、電気的に帰還振幅量をコントロールすることを可能にする。

#### [実施例]

第1図は、この発明の一実施例を示す。

第1図において(1)～(6)は従来装置と同一のものを、(7)はバラクタダイオード、(8)は信号成分の通過阻止用のバイアス用チョークコイル、(9)はFET(1)のドレイン側電源を供給するバイアス回路に組込まれたドレイン電流検出抵抗、(10)はドレイン電源供給用の電源端子である。

第1図のフィードバックアンプにおいて、バラクタダイオード(7)は可変容量素子として動作するものであり、逆方向バイアス電圧 $v$ の大きさに逆比例して容量値がダイオードの性能範囲、例えば0.1PFから10PF程度まで変化する。

逆方向バイアス電圧 $v$ は、ドレイン電流検出抵抗(9)の両端に発生するドレイン電流 $i_d$ による電圧降下を使用しており、抵抗(9)の値により逆バイアス電圧 $v$ を制御することができる。

逆方向バイアス電圧 $v$ は、ドレイン電流 $i_d$ の増加に伴なって上昇するが、この際可変容量素子としての容量値は減少していく。

この時、帰還回路のインピーダンスは、容量に反比例して増加するため、結果ドレイン電流 $i_d$

の増加に伴い帰還量は減少していく。

このことは、帰還が負帰還であり、かつFET (1)がA級よりも抑圧された状態、つまりAB級またはB級、C級のような動作点で動いている場合に、ドレイン端子*i<sub>d</sub>*はFET (1)の飽和に伴って増加し、アンプとしての利得を増加させるよう帰還ループ内のバラクタダイオード (7)が動作することを意味する。

第2図は、上述の動作を図にしたものである。

第2図において従来の入出力特性をIに、この発明の入出力特性をIIに示した。

Iにおいて入出力特性が徐々に飽和するのに対して、IIでは帰還量の減少による利得増加により飽和カーブがより直線的に変化することを示す。

以上のように振幅特性が線形性を保つ方向に動作することがわかるが、一方入出力特性上重要な位相特性はどういう性質を有するのかを示したのが第3図と第4図である。

第3図は入力電力に対するアンプの通過位相特性を示したものであり、第4図は第3図をわかり

示されるカーブのY点位相はθ<sub>1</sub>だけ戻されIIIのカーブとなるのである。

以上のように、第1図で示した回路は、振幅のみならず位相特性についても直線性を改善する効果を有している。

第5図は、第1図と異なったこの発明の他の実施例を示し、(1)～(10)は第1図と同一のものを、(11)はゲート電流検出抵抗を示す。

第5図のフィードバックアンプは、第1図のアンプのようにドレイン電流*i<sub>d</sub>*によってFET (1)の飽和が充分に抑えられない場合、あるいはより敏感にFET (1)の飽和を利用したい場合に用いるものである。

第5図は第1図と同様自己バイアス型であり、FET (1)の入力信号の電力レベル増加に従ってゲート電流*i<sub>g</sub>*が増加することを利用したものである。

ゲート電流*i<sub>g</sub>*を抵抗(11)を通して検出し、バラクタダイオード (7)の両端に印加することで、逆バイアス電圧*v*をバラクタダイオード (7)に印

易く説明するためのベクトル図である。

第3図において、第2図と同様な特性を示すアンプであれば、従来品においてはVIのように入力電力の増加に従って通過位相が急激に増大する傾向を有する。

しかしながら、バラクタダイオードを帰還素子として用いた場合は、IIIの如く位相変化が抑圧される。

これらを第4図を用いて説明する。

先ず入力が第3図X点において、ベクトル関係を第4図(a)で表すと、ベクトル*A*はアンプの入力信号、*B*は帰還信号、*C*は*A*と*B*の合成ベクトルとして示される。

次に入力が第3図Y点に達すると入力信号*A'*を基準として、アンプの出力信号位相が第3図VIのようにθ<sub>2</sub>だけ回転する。

この時帰還信号位相もθ<sub>1</sub>だけ回転するため第4図(a)の*B*は*B'*に移動し、従って合成ベクトル*C'*も回転することになる。

この際の移相量をθ<sub>2</sub>とすると、第3図のVIで

加することが可能となる。

以下、第1図の場合と同様に、バラクタダイオード (7)の逆バイアス電圧*v*による容量値の変化が生じ、帰還が負であるならば、逆バイアス電圧*v*の増加に比例して容量値が減少し、アンプの出力振幅及び通過位相の直線性を改善する方向に帰還量をコントロールするものである。

第6図は、第1図、第5図のような自己バイアス型でなく、外部からのバイアスを用いる強制がてばバイアス型のフィードバックアンプの実施例を示す。

図中(1)～(8)は第1図と同一のものを、(12)は外部バイアス用コントロール端子を示す。

第6図のフィードバックアンプは、バラクタダイオード (7)の逆バイアス電圧*v*をコントロール端子(12)から強制的にコントロール可能である。

つまり、帰還振幅量がコントロール電圧に応じて自由に変化させられることから、アンプ利得の変化が可能な可変利得アンプを実現するものである。

用途としては、アンプの温度に対する利得安定化のための温度補償用、あるいは、出力の変動に応じて利得を変化させて出力の一定化を図る自動利得制御用、コントロール信号を変調信号として用いる振幅変調器などが考えられる。

第7図は、第5図のフィードバックアンプのゲート電流検出抵抗(11)の場合よりも感度を上げてフィードバックを行う場合の実施例を示す。

(1)～(8)は第1図と同一のものである。

(13)は検波ダイオード、(14)は検波ダイオード(13)用のバイアス抵抗である。

第7図のフィードバックアンプは、第5図のようにゲート電流  $i_g$  によっても FET (1)の飽和が充分に抑えられない場合に用いられる回路である。

FET (1)の入力信号の電圧レベルが増加するに伴って、検波ダイオード(13)に検波電流  $i_{det}$  が流れ始め、同時にバイアス抵抗(14)によって電圧降下が生じる。

検波電流  $i_{det}$  によって生じた電圧降下は、バ

ラクタダイオード(7)の両端に逆バイアス電圧  $V$  を印加し、これにより第5図と同様にバラクタダイオード(7)の容量値変化が生じ帰還が負であるならば、逆バイアス  $V$  の増加に比例して容量値が減少し、アンプの出力振幅及び通過位相の直線性を改善する方向に帰還量のコントロールを行う。

#### [発明の効果]

以上のように、この発明によればフィードバックアンプにバラクタダイオードを用いて構成したので、アンプの振幅飽和に寄因する振幅や位相の非直線性を改善する効果を有するフィードバックアンプを提供できる。

#### 4. 図面の簡単な説明

第1図はこの発明の一実施例を示すフィードバックアンプの構成図。第2図及び第3図は、第1図のフィードバックアンプに対する振幅及び位相の改善を示す説明図。第4図は第3図をベクトルを用いて説明したベクトル図。第5図～第7図はこの発明の他の実施例を示すフィードバックアンプの構成図。第8図は従来のフィードバックアン

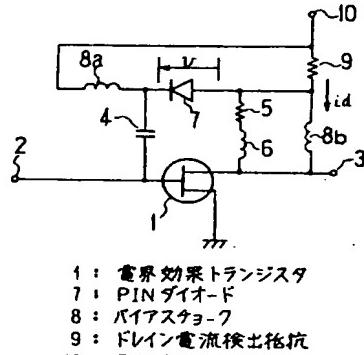
プの一実施例を示す図である。

図中、(1)はFET、(2)(3)は信号入出力端子、(4)は帰還用コンデンサ、(5)は抵抗、(6)はコイル、(7)はバラクタダイオード、(8)はバイアスチョーク、(9)はドレイン電流検出抵抗、(10)は電源端子、(11)はゲート電流検出抵抗、(12)はコントロール端子、(13)は検波ダイオード(14)はバイアス抵抗を示す。

なお、図中、同一符号は同一又は相当部分を示す。

代理人 大岩 増雄

第1図



1：電界効果トランジスタ

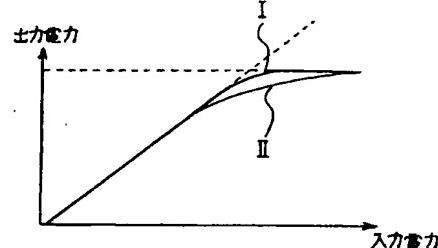
7：PINダイオード

8：バイアスチョーク

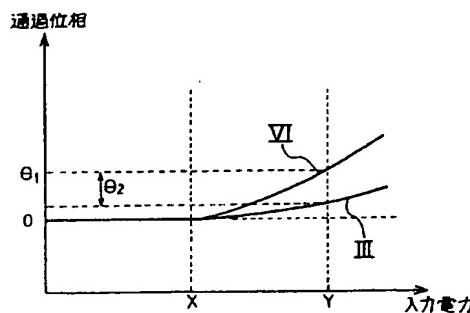
9：ドレイン電流検出抵抗

10：電源端子

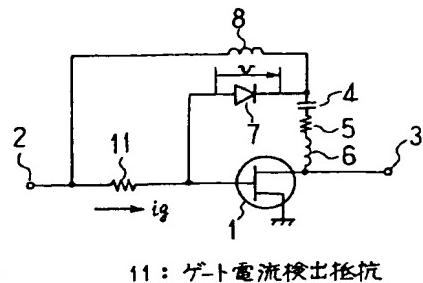
第2図



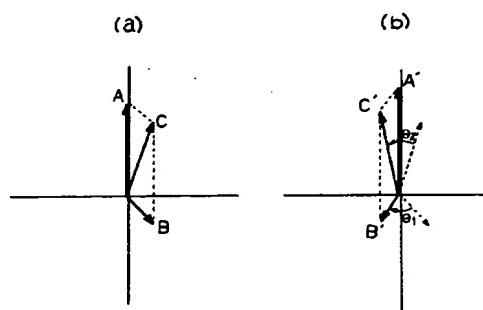
第 3 図



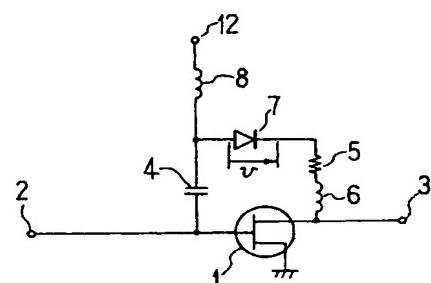
第 5 図



第 4 図

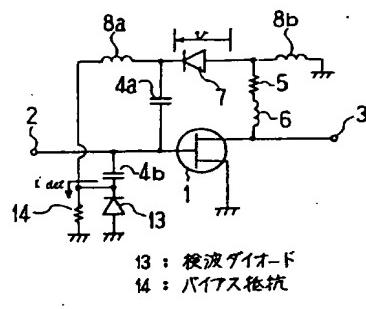


第 6 図



12 : コントロール端子

第 7 図



13 : 検波ダイオード  
14 : バイアス抵抗

第 8 図

